

Design of Digital Systems on the FPGA in CAD Xilinx VIVADO. *Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs* : First International Scientific and Practical Conference. MC&FPGA-2019, Kharkiv, Ukraine, July 26–27, 2019. Kharkiv: 2019. P. 29–30. DOI: 10.35598/mcfpga.2019.010.

**УДК 004.75**

**Чумак В. С., студентка**

**Научный руководитель: Свид И. В., к.т.н., доцент, заведующий кафедры медиасистем и технологий**

**Харьковский национальный университет радиоэлектроники,  
г. Харьков, Украина**

## **ПРЕИМУЩЕСТВА ВЫБОРА ПЛИС ПРИ АППАРАТНОЙ РЕАЛИЗАЦИИ ИСКУССТВЕННОЙ НЕЙРОННОЙ СЕТИ**

При аппаратной реализации искусственная нейронная сеть (ИНС) функционирует на аппаратной основе. Анализ литературы дает возможность выделить несколько решений аппаратной реализации ИНС [1, 2]:

- ПЛИС, данные платы хорошо подходят для проектирования ИНС и имеют хорошую способность к масштабированию, но при увеличении сложности ИНС быстро растут затраты аппаратных ресурсов, что за счет выхода с каждым годом более мощных ПЛИС в перспективе является решаемой проблемой;

- сигнальные процессоры, данный вид процессоров обладают плохой масштабируемостью, что в перспективе затрудняет разработку больших многопроцессорных сетей;

- нейросигнальные процессоры, данный вид процессоров схож с сигнальными процессорами, но благодаря более узкой специализации под ИНС, за частую ориентированной под определенный ее вид, и наличие встроенного векторного сопроцессора имеет более высокую производительность;

- систолические процессоры, имеют лучшую чем у сигнальных процессоров масштабируемость, но при увеличении количества таких процессоров растут задержки в цепях прохождения сигнала;

- процессоры с каскадной архитектурой также обладают хорошей масштабируемостью, но требуют для своей работы много периферийных модулей.

Наиболее выгодна на фоне всех аппаратных реализаций ИНС выглядит реализация сети на ПЛИС, т.к ПЛИС – наиболее подходящая элементная база для реализации таких параллельных структур как нейронные сети. Высокая тактовая частота работы ПЛИС способствует высокой скорости вычислений в нейроне. Большое количество вентилях ПЛИС позволяет реализовать достаточно много физически параллельно работающих нейронов, при этом обмен данными между нейронами осуществляется внутри той же ПЛИС с

высокой скоростью. Это означает, что проблема шлюзового устройства при передаче данных между вычислительными элементами уже не стоит, поскольку все каналы связи реализуются внутри ПЛИС и обеспечивают ту скорость передачи, которая нужна разработчику.

Современные ПЛИС практически невозможно программировать «вручную». Для разработки проектов используются специальные интегрированные среды программирования и языки аппаратного программирования. Так VHDL и Verilog является основными языками в разработке аппаратных средств современных вычислительных систем, одним из современных CAD-систем для проектирования устройств на FPGA является ISE Design Suite фирмы Xilinx [2], а для новых разработок, начиная с седьмой серии FPGA, Xilinx рекомендует Vivado Design Suite [2]. Это позволяет снять зависимость разработок нейронных сетей на ПЛИС от конструктивных особенностей конкретной ПЛИС, улучшить переносимость, а также создавать библиотеки стандартных нейросетевых модулей, что выгодно отличает нейросетевые проекты на ПЛИС от аналогичных разработок на DSP.

На данный момент одним из мировых лидеров в разработке и продаже программируемой пользователем вентильной матрицы (FPGA) является Xilinx. Компания производит несколько серий FPGA, таких как Spartan, Artix, Kintex, Virtex, которые имеют высокоскоростную полосу пропускания, большое количество логических элементов, низкое энергопотребление и высокую производительность по низкой цене [2, 3].

Известны современные разработки, выполненные на ПЛИС высокой интеграции – «нейрочип-8», инструментальная плата XDSP-680 на базе FPGA семейства Spartan компании Xilinx с нейросетевой прошивкой. И другие подобные перспективные разработки, такие как «нейрочип-2000» на основе FPGA Virtex/Virtex-E, а так же набор инструментальных плат на основе ПЛИС различных серий и модулей различного назначения, позволяющие быстро и эффективно создавать вычислительные системы различного функционального назначения. Все указанные разработки основаны на нейронах с пороговой функцией активации и предназначены для вычислительных систем общего назначения. В связи с этим, видится перспективным разработка технологий и методик аппаратно-программной реализации нейросетевых структур на FPGA для синтеза нейросетевых регуляторов систем управления, которые могут функционировать в режиме реального времени, соответствующего процессам управления сложными динамическими объектами.

#### Список литературы

1. Безрук В. М., Свид І. В., Корсун І. В. Нейронні технології в телекомунікаціях та системах управління : навч. посібник з грифом МОН. Харків: СМІТ. 2008.
2. Iryna Svyd, Oleksandr Maltsev, Liliia Saikivska, Oleg Zubkov. Review of Seventh Series FPGA Xilinx. *Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs* : First International Scientific and Practical Conference. MC&FPGA-2019, Kharkiv, Ukraine, July 26–27, 2019. Kharkiv. 2019. P. 25–26. DOI: 10.35598/mcfdga.2019.008.

3. Чумак В., Свид І. Створення модуля VHDL-опису при проектуванні цифрових систем на ПЛІС в Xilinx ISE Design Suite. *Перспективні напрямки сучасної електроніки, інформаційних і комп'ютерних систем* (MEICS-2019) : Тези доповідей на IV Всеукраїнській науково-практичній конференції, 27–29 листопада 2019 р., м. Дніпро. Дніпровський національний університет імені Олеся Гончара, Кременчук: ПП Щербатих О. В., 2019. С. 94–95.