

об'єктів запитальними системами спостереження. *Системи обробки інформації*: тематичний збірник. Випуск 9 (90). Харків: видавництво ХУПС. 2010. С. 74–76.

8. Свид І. В. Показники якості інформаційного забезпечення користувачів сполученими системами спостереження повітряного простору. *Радіотехніка: Всеукр. міжвід. наук.-техн. зб.* Вип. 165. Х.: ХНУРЕ, 2011. С. 157–160.

**УДК 004.75**

**Чумак В. С., студентка**

**Научный руководитель: Свид И. В., к.т.н., доцент, заведующий кафедры медиасистем и технологий**

**Харьковский национальный университет радиоэлектроники,  
г. Харьков, Украина**

## **АНАЛИЗ НАДЕЖНОСТИ ПЛИС. СРАВНЕНИЕ РИСКОВ, СВЯЗАННЫХ С ПРИМЕНЕНИЕМ ПЛИС И МИКРОПРОЦЕССОРОВ**

В работе был проведен анализ рисков (Hazards Analysis) применения программируемых логических интегральных схем (ПЛИС) и микропроцессоров (МП). А также проведен анализ применения (Service Analysis) ПЛИС предъявляемым требованиям по безопасности и реализации необходимого функционала безопасности. Такие методики анализа рисков и анализа применения, рекомендованы международными стандартами и апробированы многолетней практикой использования для оценки информационных управляющих систем (ИУС) и широко используются.

1. Применение ПЛИС позволяет снизить риски, связанные со свойствами объектов, в сравнении с рисками для ИУС на базе МП в:

- рисках, требования к возникновению отказов по общей причине;
- нарушениях требований к временным характеристикам;
- нарушениях требований к надежности;
- нарушениях требований по техническому диагностированию.

Значения данных рисков идентичны для ПЛИС и МП в рисках:

- нарушения требований к защите от искажения входной информации;
- нарушения требований к защите от несанкционированного доступа;
- нарушения требований по стойкости к внешним воздействиям;
- нарушения требований по стойкости к изменению параметров электропитания;
- нарушения требований к электромагнитным воздействиям.

2. Применение ПЛИС позволяет снизить риски, связанные с реализацией процессов жизненного цикла, по сравнению с рисками для ИУС на базе МП в рисках:

- нарушения требований к процессу разработки;
- нарушения требований к процессу верификации;
- связанных с применением ранее разработанных проектов;

- зв'язаних з використанням системного програмного забезпечення;
- зв'язаних з використанням прерываний;
- зв'язаних з використанням інструментальних засобів розробки і верифікації.

Значення даних ризиків ідентичні для ПЛИС і МП в ризиках порушення вимог до процесу експлуатації.

3. Специфічні ризики, пов'язані з реалізацією схемотехнічних рішень на базі ПЛИС, які не можуть бути знижені до прийомлемого рівня з використанням стандартних рішень відсутні.

Таким чином, використання ПЛИС дозволяє знизити ризики десяти з шестнадцяти видів загальних ризиків, які виникають як в разі використання ПЛИС, так і в разі використання мікропроцесорів. В той же час розгляд специфічних ризиків, які виникають в разі використання ПЛИС, дозволило зробити висновок, що ризики даної групи незначительні і можуть бути знижені з використанням стандартних або спеціальних апробованих рішень.

Для використання ПЛИС в різних галузях техніки необхідно їх відповідність технологічним вимогам, стандартам і нормам надійності і уніфікації. Тому в даний час продукція такої компанії, як Xilinx відповідає одним з найвищих кваліфікаційних стандартів і є одним з світових лідерів в розробці і продажі програмовуваної користувачем матриці вентильної (FPGA) [1, 2]. За словами представників компанії Xilinx в FPGA, сьома, найновіша, серія втілює в собі всі світові досягнення в області розробки архітектури FPGA [3-5].

#### Список літератури

1. Солов'єв В. В. Архітектури ПЛИС фірми XILINX: CPLD і FPGA 7-ї серії. Москва : Горюча лінія – Телеком 2016.
2. Iryna Svyd, Oleksandr Maltsev, Liliia Saikivska, Oleg Zubkov. Review of Seventh Series FPGA Xilinx. *Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs* : First International Scientific and Practical Conference. MC&FPGA-2019, Kharkiv, Ukraine, July 26–27, 2019. Kharkiv: 2019. P. 25–26. DOI: 10.35598/mcfpga.2019.008.
3. Oleg Zubkov, Iryna Svyd, Oleksandr Maltsev, Liliia Saikivska. In-circuit Signal Analysis in the Development of Digital Devices in Vivado 2018. *Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs* : First International Scientific and Practical Conference. MC&FPGA-2019, Kharkiv, Ukraine, July 26–27, 2019. Kharkiv: 2019. P. 12–13. DOI: 10.35598/mcfpga.2019.003.
4. В. Чумак, І. Свід. Створення модуля VHDL-опису при проектуванні цифрових систем на ПЛИС в Xilinx ISE Design Suite. *Перспективні напрямки сучасної електроніки, інформаційних і комп'ютерних систем* (MEICS-2019). Тези доповідей на IV Всеукраїнській науково-практичній конференції: 27–29 листопада 2019 р., м. Дніпро. Дніпровський національний університет імені Олеся Гончара, Кременчук: ПП Щербатих О. В., 2019. С. 94–95.
5. Iryna Svyd, Oleksandr Maltsev, Oleg Zubkov, Liliia Saikivska. Matlab Use in

Design of Digital Systems on the FPGA in CAD Xilinx VIVADO. *Theoretical and Applied Aspects of Device Development on Microcontrollers and FPGAs* : First International Scientific and Practical Conference. MC&FPGA-2019, Kharkiv, Ukraine, July 26–27, 2019. Kharkiv: 2019. P. 29–30. DOI: 10.35598/mcfpga.2019.010.

**УДК 004.75**

**Чумак В. С., студентка**

**Научный руководитель: Свид И. В., к.т.н., доцент, заведующий кафедры медиасистем и технологий**

**Харьковский национальный университет радиоэлектроники,  
г. Харьков, Украина**

## **ПРЕИМУЩЕСТВА ВЫБОРА ПЛИС ПРИ АППАРАТНОЙ РЕАЛИЗАЦИИ ИСКУССТВЕННОЙ НЕЙРОННОЙ СЕТИ**

При аппаратной реализации искусственная нейронная сеть (ИНС) функционирует на аппаратной основе. Анализ литературы дает возможность выделить несколько решений аппаратной реализации ИНС [1, 2]:

- ПЛИС, данные платы хорошо подходят для проектирования ИНС и имеют хорошую способность к масштабированию, но при увеличении сложности ИНС быстро растут затраты аппаратных ресурсов, что за счет выхода с каждым годом более мощных ПЛИС в перспективе является решаемой проблемой;

- сигнальные процессоры, данный вид процессоров обладают плохой масштабируемостью, что в перспективе затрудняет разработку больших многопроцессорных сетей;

- нейросигнальные процессоры, данный вид процессоров схож с сигнальными процессорами, но благодаря более узкой специализации под ИНС, за частую ориентированной под определенный ее вид, и наличию встроенного векторного сопроцессора имеет более высокую производительность;

- систолические процессоры, имеют лучшую чем у сигнальных процессоров масштабируемость, но при увеличении количества таких процессоров растут задержки в цепях прохождения сигнала;

- процессоры с каскадной архитектурой также обладают хорошей масштабируемостью, но требуют для своей работы много периферийных модулей.

Наиболее выгодна на фоне всех аппаратных реализаций ИНС выглядит реализация сети на ПЛИС, т.к ПЛИС – наиболее подходящая элементная база для реализации таких параллельных структур как нейронные сети. Высокая тактовая частота работы ПЛИС способствует высокой скорости вычислений в нейроне. Большое количество вентилях ПЛИС позволяет реализовать достаточно много физически параллельно работающих нейронов, при этом обмен данными между нейронами осуществляется внутри той же ПЛИС с